



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA DE INVESTIGACIÓN Y POSGRADO
DIRECCIÓN DE POSGRADO

FORMATO GUÍA PARA REGISTRO DE ASIGNATURAS

Hoja 1 de 3

I. DATOS DEL PROGRAMA Y LA ASIGNATURA

1.1 NOMBRE DEL PROGRAMA: MAESTRÍA EN TECNOLOGÍA DE CÓMPUTO

1.2 COORDINADOR DEL PROGRAMA: DR. JUAN CARLOS HERRERA LOZADA

1.3 NOMBRE DE LA ASIGNATURA: DISEÑO DE PROCESADORES DEDICADOS

1.4 CLAVE: 11A6341 (Para ser llenado por la SIP)

1.5 TIPO DE ASIGNATURA:

OBLIGATORIA	<input checked="" type="checkbox"/>	OPTATIVA	<input type="checkbox"/>
SEMINARIO	<input type="checkbox"/>	ESTANCIA	<input type="checkbox"/>

1.6 NÚMERO DE HORAS: **72**

TEORÍA	<input type="checkbox"/>	PRACTICA	<input type="checkbox"/>	T-P	<input type="checkbox" value="4"/>
--------	--------------------------	----------	--------------------------	-----	------------------------------------

1.7 UNIDADES DE CRÉDITO:

1.8 FECHA DE LA ELABORACIÓN DEL PROGRAMA DE LA ASIGNATURA:

	<input type="checkbox" value="30"/>	<input type="checkbox" value="04"/>	<input type="checkbox" value="2013"/>
	<small>d</small>	<small>m</small>	<small>a</small>

1.9 SESIÓN DEL COLEGIO DE PROFESORES EN QUE SE ACORDÓ LA IMPLANTACIÓN DE LA ASIGNATURA:

	<input type="checkbox" value="7a"/>	<input type="checkbox" value="Ext."/>			
	<small>SESIÓN No.</small>	<small>7a.</small>	<small>Ext.</small>	<small>FECHA:</small>	<input type="checkbox" value="12"/>
				<input type="checkbox" value="06"/>	<input type="checkbox" value="2013"/>
				<small>d</small>	<small>m</small>
				<small>a</small>	

1.10 FECHA DE REGISTRO EN SIP: (Para ser llenado por la SIP)

	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
	<small>d</small>	<small>M</small>	<small>a</small>

II. DATOS DEL PERSONAL ACADÉMICO

2.1 COORD. ASIGNATURA: DR. JUAN CARLOS HERRERA LOZADA CLAVE: 8594-ED-12

2.2 PROFR. PARTICIPANTE: M. EN C. ISRAEL RIVERA ZÁRATE CLAVE: 7517-EC-10

M. EN C. JESÚS ANTONIO ÁLVAREZ CEDILLO CLAVE: 8946-EC-12

III. DESCRIPCIÓN DEL CONTENIDO DEL PROGRAMA DE LA ASIGNATURA

III.1 OBJETIVO GENERAL:

Capacitar al alumno para diseñar, simular, implementar y verificar sistemas digitales utilizando dispositivos lógicos programables de muy alto nivel de integración. Familiarizarlo con técnicas de diseño basadas en lenguajes descriptores de hardware y diagramas esquemáticos. Además, conocerá las herramientas actuales para el diseño electrónico digital y realizará proyectos básicos en el área de la tecnología de cómputo.

III.2 DESCRIPCIÓN DEL CONTENIDO

TEMAS Y SUBTEMAS	TIEMPO
1. Generalidades de los Dispositivos Lógicos Programables 1.1 Dispositivos Simples (PLD) y Avanzados (CPLD y FPGA) 1.2 Escalas de integración 1.3 Sistemas embebidos 1.4 Tecnologías 1.5 Arquitecturas 1.6 Ventajas y desventajas en el diseño 1.7 Áreas de oportunidad en el diseño con PLDs	4 HORAS
2. Arreglo de Compuertas Programable en Campo (FPGA) 2.1 Módulos lógicos e interconexiones 2.2 Tecnologías SRAM y antifusibles 2.3 Granularidad 2.4 Fabricantes y herramientas de diseño 2.5 Programación In-Situ	4 HORAS
3. VHDL 3.1 Unidades básicas de diseño: entidad, arquitectura, configuración y paquete 3.2 Elementos básicos del lenguaje 3.3 Operadores lógicos, aritméticos y de relación 3.4 Descripción comportamental y estructural 3.5 Ejecución concurrente y manejo de procesos 3.6 Diseño de circuitos lógicos combinatorios 3.7 Diseño de circuitos secuenciales 3.8 Máquinas de estado	10 HORAS
4. Introducción al Ambiente de Desarrollo 4.1 Niveles de abstracción 4.2 Flujo de diseño 4.3 Métodos de captura de diseño: lenguajes de descripción de hardware, diagramas esquemáticos y máquinas de estado. 4.4 Introducción a la simulación comportamental 4.5 Tarjeta de desarrollo 4.6 Síntesis Lógica. 4.7 Verificación	8 HORAS

5. Entrada/Salida de Datos 5.1 Divisores de tiempo 5.2 Decodificadores especiales 5.3 Escritura a displays convencionales 5.4 Escritura a LCD de propósito general 5.5 Teclado de punto común y teclado matricial	20 HORAS
6. Casos de Estudio y Prototipado Rápido 6.1 Modulación por ancho de pulso (PWM) 6.2 Motores de CD y reductores de velocidad 6.3 Motores a pasos 6.4 Servomotores 6.5 Lectura de ADC: serial y paralelo 6.6 Sensores 6.7 Puerto serial 6.8 Controlador VGA	22 HORAS
7. Temas de Discusión 7.1 Identificación de áreas de oportunidad en el diseño de procesadores dedicados 7.2 Investigación científica con síntesis lógica en dispositivos programables 7.3 Diseño de módulos de comunicación	4 HORAS

III.3 BIBLIOGRAFIA UTILIZADA EN LA ASIGNATURA

1. S. Yalamanchili, VHDL: A Starter's Guide. 2nd Ed. Prentice - Hall, 2005. ISBN: 978-0131457355.
2. I. Grout. Digital Systems Design with FPGAs and CPLDs. Newnes, 2008. ISBN: 978-0750683975.
3. D. G. Maxinez. VHDL El Arte de Programar Sistemas Digitales. CECSA, 2004. ISBN: 970-240259X.
4. P. P. Chu. FPGA Prototyping by VHDL Examples: Xilinx Spartan-3 Version. Wiley-Interscience, 2008. ISBN: 978-0470185315.
5. P. J. Ashenden. The Designer's Guide to VHDL. 3th Ed. Morgan Kaufmann, 2009. ISBN: 978-0120887859.
6. Michael Hassan, Fundamentals of Digital Logic Design with VHDL,. INNOVATE LLC, ISBN-10: 0981619444, 2013.
7. David Harris, Digital Design and Computer Architecture. Morgan Kaufmann, ISBN-10: 0123944244, 2012.
8. F. Vahid. VHDL for Digital Design. Wiley, ISBN: 978-0470052631, 2008.
9. Jr. Charles H. Roth, Fundamentals of Logic Design. Cengage Learning, ISBN-10: 1133628478, 2013. 1. R. Sass. 2.
10. Embedded Systems Design with Platform FPGAs: Principles and Practices. Morgan Kaufmann, 2010. ISBN: 978-0123743336.

III.4 PROCEDIMIENTOS O INSTRUMENTOS DE EVALUACIÓN A UTILIZAR

Se efectuarán dos exámenes parciales con una ponderación del 40% del curso.

Las tareas y prácticas obtendrán una ponderación del 30% del curso.

Se realizará un proyecto final con una ponderación del 30% del curso.