



INSTITUTO POLITÉCNICO NACIONAL
SECRETARIA DE INVESTIGACIÓN Y POSGRADO
DIRECCIÓN DE POSGRADO

FORMATO GUÍA PARA REGISTRO DE ASIGNATURAS

Hoja 1 de 4

I. DATOS DEL PROGRAMA Y LA ASIGNATURA

1.1 NOMBRE DEL PROGRAMA: MAESTRÍA EN TECNOLOGÍA DE CÓMPUTO

1.2 COORDINADOR DEL PROGRAMA: DR. JUAN CARLOS HERRERA LOZADA

1.3 NOMBRE DE LA ASIGNATURA: ARQUITECTURAS AVANZADAS Y PARALELAS

1.4 CLAVE: 03B4389 (Para ser llenado por la SIP)

1.5 TIPO DE ASIGNATURA:

	OBLIGATORIA	<input checked="" type="checkbox"/>	OPTATIVA	<input type="checkbox"/>
	SEMINARIO	<input type="checkbox"/>	ESTANCIA	<input type="checkbox"/>

1.6 NÚMERO DE HORAS: **72**

	TEORÍA	<input type="checkbox"/>	PRACTICA	<input type="checkbox"/>	T-P	<input type="checkbox" value="4"/>
--	--------	--------------------------	----------	--------------------------	-----	------------------------------------

1.7 UNIDADES DE CRÉDITO:

1.8 FECHA DE LA ELABORACIÓN DEL PROGRAMA DE LA ASIGNATURA:

	<input type="checkbox" value="06"/>	<input type="checkbox" value="05"/>	<input type="checkbox" value="2013"/>
	d	m	a

1.9 SESIÓN DEL COLEGIO DE PROFESORES EN QUE SE ACORDÓ LA IMPLANTACIÓN DE LA ASIGNATURA:

	SESIÓN No.	<input type="checkbox" value="7a."/>	Ext.		FECHA:	<input type="checkbox" value="12"/>	<input type="checkbox" value="06"/>	<input type="checkbox" value="2013"/>
						d	m	a

1.10 FECHA DE REGISTRO EN SIP: (Para ser llenado por la SIP)

	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
	d	M	a

II. DATOS DEL PERSONAL ACADÉMICO

2.1 COORD. ASIGNATURA: M. EN C. JESUS ANTONIO ÁLVAREZ CEDILLO CLAVE: 8946-EC-12

2.2 PROF. PARTICIPANTE: M. EN C. ISRAEL RIVERA ZÁRATE CLAVE: 7517-EC-10

DR. JUAN CARLOS HERRERA LOZADA CLAVE: 8594-ED-12

III. DESCRIPCIÓN DEL CONTENIDO DEL PROGRAMA DE LA ASIGNATURA

III.1 OBJETIVO GENERAL:

Proporcionar al alumno el conocimiento a profundidad de los paradigmas más importantes empleados en los procesadores modernos de alto desempeño. Introducir los conceptos de multiprocesadores y multicomputadoras. Estudiar el problema de la interconexión de procesadores. Describir los principales tipos de multiprocesadores: simétricos y de acceso a memoria no uniforme, y analizar el problema de la consistencia de memoria de estas máquinas. Presentar la máquina de paralelismo masivo basada en el concepto de memoria distribuida.

III.2 DESCRIPCIÓN DEL CONTENIDO

TEMAS Y SUBTEMAS	TIEMPO
<p>1.El diseño de memorias caché</p> <ul style="list-style-type: none"> El problema de diseño Modelos y técnicas de simulación Relaciones entre los factores velocidad, capacidad, número de elementos del conjunto y tamaño de bloque Jerarquías de cachés de más de un nivel Validación de resultados empíricos 	8 horas
<p>2.El diseño de procesadores superescalares</p> <ul style="list-style-type: none"> Limitaciones fundamentales (dependencias y recursos) Emisión de instrucciones y paralelismo de máquina Reordenamiento dinámico de emisión, ejecución y escritura Predicción de saltos y ramificaciones Recuperación de errores de predicción Reasignación dinámica de registros Técnicas de simulación y medición de desempeño 	10 horas

<p>3. Procesadores modernos como nodos computacionales</p> <p>Bus externo y protocolos de acceso a memoria.</p> <p>Modelos de consistencia de memoria.</p> <p>Mecanismos de sincronización: semáforos, bardas etc.</p> <p>El multiprocesador simétrico</p> <p>La máquina de bus común y sus aplicaciones en servidores y estaciones de trabajo</p>	10 horas
<p>4. Redes de interconexión</p> <p>Topologías de redes y sus propiedades</p> <p>Buses, red "crossbar" y redes conmutadas</p> <p>Tecnologías de redes de alta velocidad (Gigabit/s)</p> <p>Protocolos de alta velocidad: ATM y SCI</p>	10 horas
<p>5. Clasificación de máquinas de alto rendimiento</p> <p>Multiprocesadores UMA: simétrico (SMP) y vectorial (PVP)</p> <p>Multiprocesadores NUMA: COMA, cc-NUMA y ncc-NUMA</p> <p>Multicomputadoras NORMA: Cluster y MMP</p> <p>Áreas de aplicación y programas de evaluación (benchmark)</p> <p>Ejemplos de arquitecturas comerciales</p>	8 horas
<p>6. Arquitecturas de memoria compartida</p> <p>La máquina "DASH" de la universidad de Stanford</p> <p>Las familias Origin 2000 y 3000 de Silicon Graphics</p> <p>Los problemas básicos: latencia, ancho de banda y consistencia de memoria</p> <p>Desarrollos recientes en arquitecturas de memoria compartida</p>	10 horas
<p>7. Arquitecturas de memoria distribuida</p> <p>Arquitecturas masivamente paralelas y su rendimiento</p> <p>Características de arquitecturas masivamente paralelas</p> <p>El sistema Cray T3E</p> <p>Nuevas generaciones de máquinas masivamente paralelas</p> <p>La "option red" de Intel/Scandia</p> <p>Programas de evaluación: NAS, STAP</p>	10 horas

<p>8.Programación de máquinas paralelas</p> <p>Ambientes de programación paralela</p> <p>Modelos de programación paralela: paralelismo implícito y explícito</p> <p>Programación para memoria compartida</p> <p>Programación para paso de mensajes</p> <p>Compiladores para paralelización</p>	<p>6 horas</p>
--	----------------

III.3 BIBLIOGRAFIA UTILIZADA EN LA ASIGNATURA

1. Andreas Koch, Ram Krishnamurthy, John McAllister, Roger Woods, Tarek El-Ghazawi, Reconfigurable Computing: Architectures, Tools and Applications, Springer , 2011, ISBN: 3642194745.
2. Hesham El-Rewini, Mostafa Abd-El-Barr, Advanced Computer Architecture and Parallel Processing, Wiley-Interscience, 2005, ISBN: 0471467405.
3. Carl Hamacher, Computer Organization and Embedded Systems. McGraw-Hill Science/Engineering/Math, 2012, ISBN-10: 0073380652.
4. Wayne Wolf, High-Performance Embedded Computing: Architectures, Applications, and Methodologies. Morgan Kaufmann, 2006, ISBN: 012369485X.
5. Harold S. Stone, High Performance Computer Architecture. Prentice Hall, 1993, ISBN: 0201526883.
6. David Harris, Digital Design and Computer Architecture. Morgan Kaufmann, 2012, ISBN-10: 0123944244.
7. Jeffrey S. Vetter, Contemporary High Performance Computing: From Petascale toward Exascale. Chapman and Hall/CRC, 2013, ISBN-10: 1466568348.

III.4 PROCEDIMIENTOS O INSTRUMENTOS DE EVALUACIÓN A UTILIZAR

Se efectuarán dos exámenes parciales (50%), se considerarán prácticas de laboratorio y tareas (30%) y se evaluará un proyecto teórico -práctico al final del curso (20%).